

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年12月23日 (23.12.2004)

PCT

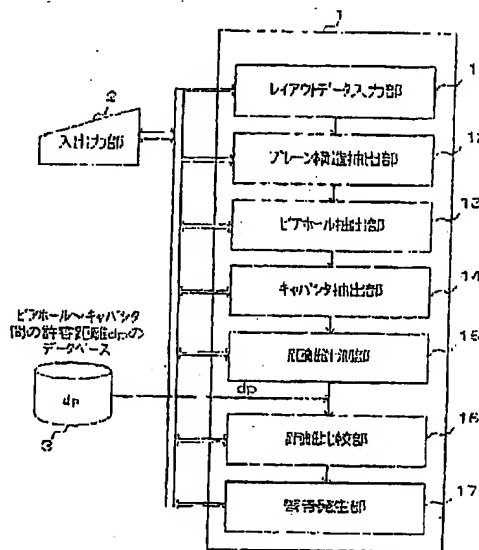
(10) 国際公開番号
WO 2004/111890 A1

- (51) 国際特許分類: G06F 17/50
- (21) 国際出願番号: PCT/JP2004/008763
- (22) 国際出願日: 2004年6月16日 (16.06.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-170749 2003年6月16日 (16.06.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
- (72) 発明者; および
- (73) 発明者/出願人 (米国についてのみ): 原田 高志 (HARADA, Takashi) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 矢口 貴宏 (YAGUCHI, Takahiro) [JP/JP]; 〒1050014 東京都港区芝三丁目8番2号 株式会社NEC情報システムズ内 Tokyo (JP). 涌井 章 (WAKUI, Akira) [JP/JP]; 〒1050014 東京都港区芝三丁目8番2号 株式会社NEC情報システムズ内 Tokyo (JP). 恵谷 誠至 (EYA, Makoto) [JP/JP]; 〒1050014 東京都港区芝三丁目8番2号 株式会社NEC情報システムズ内 Tokyo (JP).

/続葉有/

(54) Title: PRINTED CIRCUIT WIRING BOARD DESIGNING SUPPORT DEVICE, PRINTED CIRCUIT BOARD DESIGNING METHOD, AND ITS PROGRAM

(54) 発明の名称: プリント回路配線基板設計支援装置及びプリント回路基板設計方法並びにそのプログラム



- 2...INPUT/OUTPUT SECTION
- 3...DATABASE OF ALLOWABLE DISTANCE d_p BETWEEN VIA HOLE AND CAPACITOR
- 11...LAYOUT DATA RECEIVING SECTION
- 12...PLANE STRUCTURE EXTRACTING SECTION
- 13...VIA HOLE EXTRACTING SECTION
- 14...CAPACITOR EXTRACTING SECTION
- 15...DISTANCE MEASURING SECTION
- 16...DISTANCE COMPARING SECTION
- 17...WARNING SECTION

ランドプレーン間に接続さ

(57) Abstract: The arrangement of a capacitor is automatically examined and the board layout is optimized so as to suppress the unwanted electromagnetic wave radiation and circuit malfunction. A printed circuit wiring board designing support device comprises a layout data receiving section (11) for receiving printed circuit board layout data through an input/output section, a section (12) for extracting the structures of the power supply plane and the ground plane, a via hole extracting section (13) for extracting a via hole interconnecting the wirings extending over the power supply plane and the ground plane, a capacitor extracting section (14) for extracting a capacitor connected between the power supply plane and the ground plane, a distance measuring section (15) for measuring the distance between the via hole and the capacitor, a database (3) where the allowable distance value between the via hole and the capacitor in respect to the distance between the power supply plane and the ground plane is recorded, an examination section (16) for comparing the distance between the via hole and the capacitor with the allowable distance value, and a warning section (17) for issuing a warning when the distance between the via hole and the capacitor is larger than the allowable distance value.

(57) 要約: 不要電磁波放射や回路の誤動作を抑制するためのキャパシタの配置を自動的に検査し、基板レイアウトの最適化を図る。プリント回路基板レイアウトデータを入出力部を介して入力するレイアウトデータ入力部11と、電源プレーン、グランドプレーンの構造抽出部12と、電源プレーンとグランドプレーンを跨ぐ配線間を接続するビアホール抽出部13と、電源プレーンおよびグ

/続葉有/

- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。